

?S PN=04042537

S2 1 PN=04042537

?T 2/5

2/5/1

DIALOG(R) File 347:JAPIO

(c) 1995 Patent Information Organization. All rts. reserv.

03677437

SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

PUB. NO.: 04-042537 [JP 4042537 A]

PUBLISHED: February 13, 1992 (19920213)

INVENTOR(s): MIZUSHIMA TAMAKI

APPLICANT(s): FUJITSU LTD [000522] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 02-150805 [JP 90150805]

FILED: June 08, 1990 (19900608)

INTL CLASS: [5] H01L-021/3205

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JOURNAL: Section: E, Section No. 1207, Vol. 16, No. 227, Pg. 46, May
26, 1992 (19920526)

ABSTRACT

PURPOSE: To strengthen the entire surface, and to improve resistance to electromigration, stress migration by forming an alumina film on the entire wiring pattern.

CONSTITUTION: Aluminum alloy containing 1% of Si is deposited on a titanium nitride oxide film 4 to form an aluminum alloy film 5. When the film 5 is deposited, the film 4 is simultaneously reacted with the film 5 to generate alumina, and an alumina film 6 is formed between the film 5 and a titanium nitride film 3. The films 5, 6, 4 are patterned to form a wiring pattern 7. The pattern 7 is anodized to form an alumina film 7a on the surface.

?LOGOFF

⑫ 公開特許公報(A) 平4-42537

⑬ Int.Cl.³

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)2月13日

H 01 L 21/3205

6810-4M
6810-4M

H 01 L 21/88

N
R

審査請求 未請求 請求項の数 2 (全4頁)

⑮ 発明の名称 半導体装置及びその製造方法

⑯ 特 願 平2-150805

⑰ 出 願 平2(1990)6月8日

⑱ 発 明 者 水 嶋 環 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 井 桁 貞一

明 細 書

1. 発明の名称

半導体装置及びその製造方法

2. 特許請求の範囲

〔1〕半導体基板(1)上に形成されたアルミニウムを主成分とする合金からなる配線パターン(7)と、該配線パターン(7)の表面を取り巻くアルミナ被膜(6、7a)を有することを特徴とする半導体装置。

〔2〕半導体基板(1)上にバリアメタル膜(3)を形成する工程と、

該バリアメタル膜(3)表面を酸化して酸化膜(4)を形成する工程と、

該酸化膜(4)上にアルミニウム合金膜(5)を堆積するとともに、該酸化膜(4)と該アルミニウム合金膜(5)とが互いに重ね合わさる面で該アルミニウム合金膜(5)と該酸化膜(4)を反応させてアルミナ被膜(6)を生成する工程と、

前記アルミニウム合金膜(5)をパターンニングし

て配線パターン(7)を形成する工程と、

該配線パターン(7)を酸化して表面にアルミナ被膜(7a)を形成する工程とを有することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

(概要)

半導体装置及びその製造方法に係り、特に配線パターン及びその製造方法に関し、

マイグレーションに対する耐性の大きい、信頼性の高い配線を有する半導体装置及びその製造方法を提供することを目的とし、

半導体基板上に形成されたアルミニウムを主成分とする合金からなる配線パターンと、該配線パターンの表面を取り巻くアルミナ被膜を有する半導体装置により構成する。

また、半導体基板上にバリアメタル膜を形成する工程と、該バリアメタル膜表面を酸化して酸化膜を形成する工程と、該酸化膜上にアルミニウム合金膜を堆積するとともに、該酸化膜と該アルミ

ニウム合金膜とが互いに重ね合わさる面で該アルミニウム合金膜と該酸化膜を反応させてアルミナ被膜を生成する工程と、前記アルミニウム合金膜をパターンニングして配線パターンを形成する工程と、該配線パターンを酸化して表面にアルミナ被膜を形成する工程とを有する半導体装置の製造方法により構成する。

(産業上の利用分野)

本発明は半導体装置及びその製造方法に係り、特に配線パターン及びその製造方法に関する。

半導体基板に形成された素子の微細化に伴い、アル、ニウムあるいはアルミニウムを主成分とするアルミニウム合金の配線パターンにおいて、ストレスマイグレーションやエレクトロマイグレーションによる断線が深刻な問題となってきた。そのため、マイグレーション対策を講じた配線パターンが要求される。

線の信頼性を向上させた半導体装置及びその製造方法を提供することを目的とする。

(課題を解決するための手段)

上記課題は、半導体基板1上に形成されたアルミニウムを主成分とする合金からなる配線パターン7と、該配線パターン7の表面を取り巻くアルミナ被膜6、7aを有する半導体装置によって解決される。

また、半導体基板1上にバリアメタル膜3を形成する工程と、該バリアメタル膜3表面を酸化して酸化膜4を形成する工程と、該酸化膜4上にアルミニウム合金膜5を堆積するとともに、該酸化膜4と該アルミニウム合金膜5とが互いに重ね合わさる面ではアルミニウム合金膜5と該酸化膜4を反応させてアルミナ被膜6を生成する工程と、前記アルミニウム合金膜5をパターンニングして配線パターン7を形成する工程と、該配線パターン7を酸化して表面にアルミナ被膜7aを形成する工程とを有する半導体装置の製造方法によって解決

(従来の技術)

従来の配線パターン形成の例では、素子の形成されたSi基板あるいは絶縁膜上にバリアメタルとして窒化チタン膜あるいはチタン膜上に窒化チタン膜を堆積し、その上にアルミニウム合金層を堆積し、そのアルミニウム合金層をパターンニングして配線パターンを形成している。ところで、半導体装置の微細化に伴い、エレクトロマイグレーションやストレスマイグレーションによる断線が深刻な問題になり、その対策として、アルミニウム合金層の材料をAl-Si からAl-Si-Cuにすることや、表面にアルミナ被膜を形成するといった方法が行われている。

しかし、これらの対策もいまだ十分とはいえず、さらにマイグレーションに対する耐性を高めるための対策が必要とされる。

(発明が解決しようとする課題)

本発明は、エレクトロマイグレーションやストレスマイグレーションによる断線を抑制して、配

される。

(作用)

本発明では配線パターン7の表面全体にアルミナ被膜を形成するので表面全体が強化され、エレクトロマイグレーションやストレスマイグレーションに対する耐性が向上する。したがって、エレクトロマイグレーションやストレスマイグレーションが生じたとしても、それによる断線を抑制することができる。

(実施例)

第1図(a)～(f)は実施例を説明するための工程順側面断面図であり、以下、これらの図を参照しながら説明する。

第1図(a) 参照

素子の形成されたSi基板1上に、絶縁膜としてCVD法により厚さ0.4 μm のBPSC膜2を形成する。そのBPSC膜2に、配線形成のためのコンタクトホール8を形成する。

第1図(b) 参照

Si基板1上及びBPSG膜2上に、スパッタ法により厚さ $0.1\ \mu\text{m}$ の窒化チタン膜3を形成する。この窒化チタン膜3は、板と配線間に設けられるバリアメタル膜である。

第1図(c) 参照

窒化チタン膜3の表面を酸化して、窒化チタン膜3の一部を窒化チタン酸化膜4とする。酸化のために、例えば数%の酸素を含む窒素を流しながら、 450°C 、30分の熱処理を行う。この条件により、厚さ数百人程度の窒化チタン酸化膜4が形成される。

第1図(d) 参照

Si基板1を 250°C 程度に加熱し、窒化チタン酸化膜4上に、スパッタ法により1% Siを含むアルミニウム合金を $0.5\sim 1\ \mu\text{m}$ の厚さに堆積し、アルミニウム合金膜5を形成する。アルミニウム合金膜5の堆積と同時に、窒化チタン酸化膜4とアルミニウム合金膜5が反応してアルミナを生じ、アルミニウム合金膜5と窒化チタン膜3の間にア

ルミナ被膜6が形成される。

第1図(e) 参照

アルミニウム合金膜5とアルミナ被膜6と窒化チタン膜3をパターニングして、幅 $0.5\sim 1\ \mu\text{m}$ の配線パターン7を形成する。

第1図(f) 参照

配線パターン7を陽極酸化して、表面に厚さ数百人のアルミナ被膜7aを形成する。

第2図は最終工程の正面断面図(第1図(f)のA-A断面図)を示す。配線パターン7の幅は、 $0.5\sim 1\ \mu\text{m}$ である。

このようにして、配線パターン7の周囲すべてをアルミナ被膜6、7aで覆うことができた。

なお、アルミナ被膜6は窒化チタン膜3とアルミニウム合金膜5との間の電氣的導通を損なわないことを確認した。

配線パターン7の周囲すべてが機械的に強固なアルミナ被膜6、7aで覆われているので、ストレスマイグレーションやエレクトロマイグレーションに対する耐性が向上し、断線にいたる時間を延

長することができた。

〔発明の効果〕

以上説明したように、本発明によれば、ストレスマイグレーションやエレクトロマイグレーションに対する対策を講じた配線が得られる。

本発明は配線の高信頼化に寄与するところが大い。

4. 図面の簡単な説明

第1図(a)～(f)は本発明の実施例を説明するための工程順側面断面図。

第2図は最終工程の正面断面図である。

図において、

- 1は半導体基板であってSi基板、
- 2は絶縁膜であってBPSG膜、
- 3はバリアメタル膜であって窒化チタン膜、
- 4は酸化膜であって窒化チタン酸化膜、
- 5はアルミニウム合金膜、

6はアルミナ被膜、

7は配線パターン、

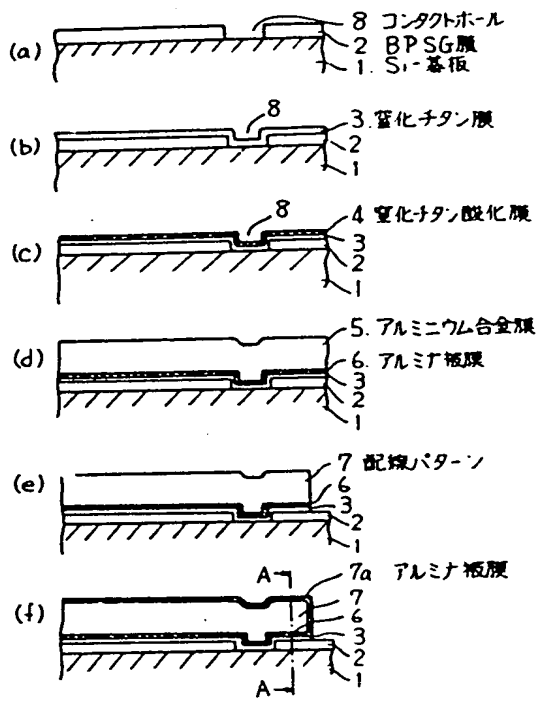
7aはアルミナ被膜、

8はコンタクトホール

を表す。

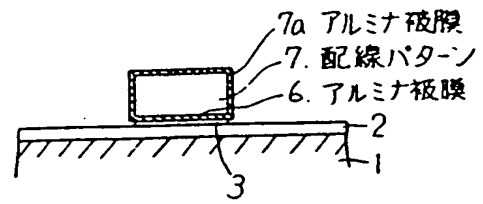
代理人 弁理士 井桁貞一





実施例を説明するための工程横断面断面図

第 1 図



最終工程の正面断面図

第 2 図

